

微机原理及接口技术

Hardware Principles and Interfacing of Modern Computer

Lecture 12: Interrupts

陈启军，张 伟

Email: zhang_wi@mail.tongji.edu.cn

Dept. Of Control Science & Engineering, TongJi University



Contents

● 基本中断模型(Basic Interrupt Model)

- 中断的处理过程 (软件和硬件是如何协调配合的)
- 难点：多中断请求的处理

● 基本中断模型扩展

- 中断源的扩展技术

● 实例：8259可编程控制器

● 应用：

- 8259与16650结合实现串行数据的中断接收
- 实时时钟
- 键盘数据的中断接收

Basic Interrupt Model

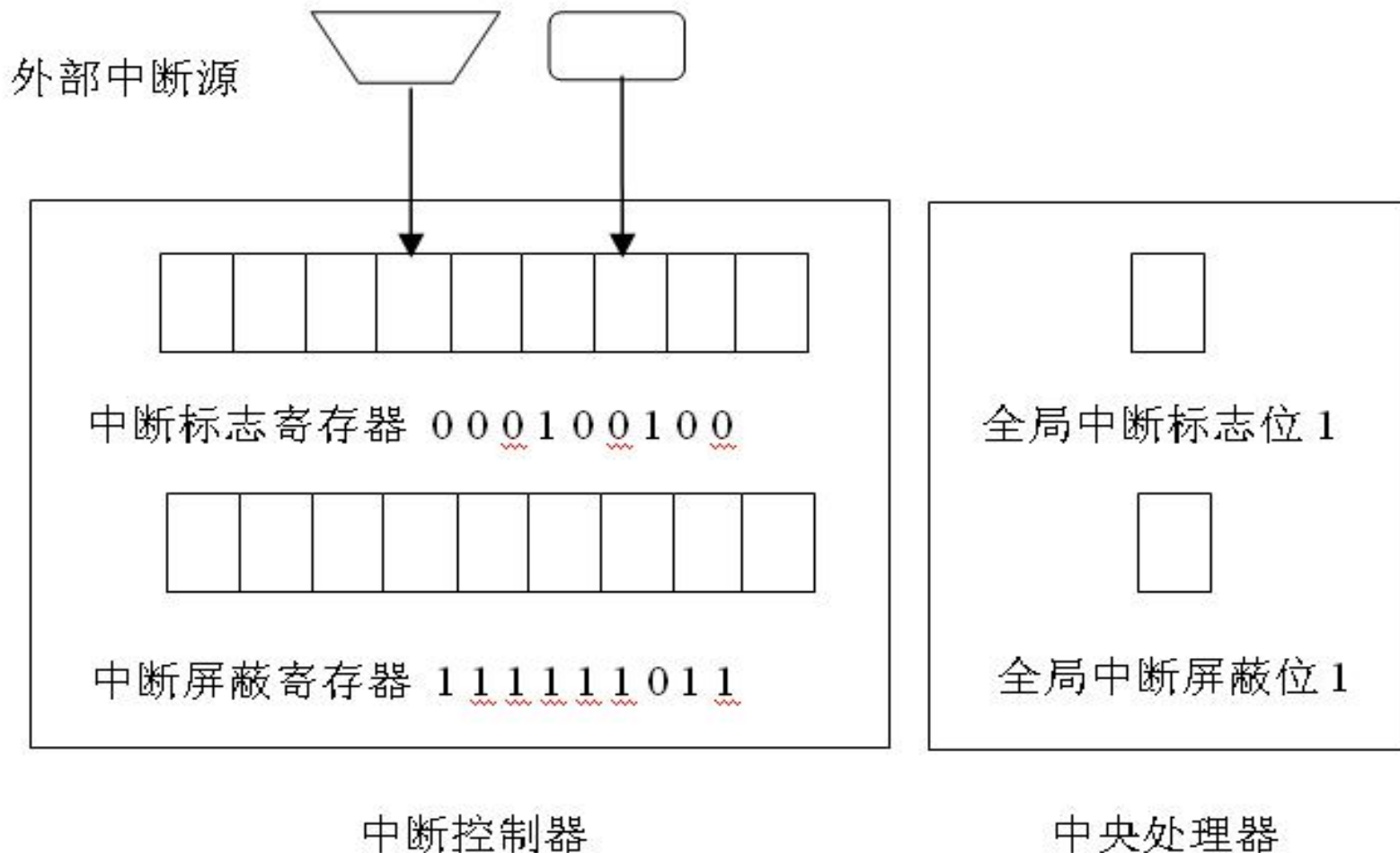
● 基本概念

中断源，中断标志寄存器，中断屏蔽寄存器，中断标志位，中断允许位，中断服务程序

● 基本中断模型

- 原理：一个完整的中断系统模型的逻辑组成
- 原理：中断的处理流程 (软件和硬件的相互配合，中断是如何发起和识别的，最后又是如何拆除的)
- 原理：在上述基本中断模型中，外界中断的处理流程是怎样的？(体会硬件和软件相互配合的过程)
- 原理：基于上述中断模型，如何允许和禁止某一中断？当有多个中断同时到来时，如何决定响应策略？(优先级原则)。如何动态调整中断响应的优先级？

Basic Interrupt Model



Basic Interrupt Model

🌐 关于一些常见名词的补充说明

interrupt request register (IRR) = interrupt flag register = interrupt notification register

in service register (ISR)

interrupt mask register (IMR) = interrupt enable register

interrupt flag bit

interrupt mask bit = interrupt enable bit

对本书所介绍的8259 Interrupt Controller而言，IRR, ISR和IMR又常称为中断状态寄存器(interrupt status register)

对X86系统而言，全局的中断标志位和屏蔽位合并称为一位。这时，对该位读相当于读取标志，对该位写相当于设置屏蔽。

Basic Interrupt Model

- 思考1: 若有多个中断同时到来, CPU应如何响应?
- 思考2: 如何最大限度的提高某个中断源的响应速度?

Basic Interrupt Model

- 思考1答案：引入某种调度规则
 - 固定优先级
 - 优先级轮转
- 思考2答案：允许中断嵌套，在进入任意一个中断时都要高优先级中断
 - 更进一步的问题：如何在程序中动态调整中断的响应级别进而调整其响应的先后顺序？

Basic Model Extension

中断源的扩展(interrupt Expansion)

- 纯硬件方案: p.478, ver.6
- 菊花链方案: 硬件实现最基本的扩展, 但是要由软件(中断服务程序)进一步判断是哪一个中断源申请的中断
- 更复杂的系统则可以采用多片类似于8259中断控制器的芯片实现**级联**(cascading)以支持更多的中断源

Comprehensive Example: 8259 Interrupt Controller

● 8259可变程中断控制器介绍

- Pin introduction: (p.480 v.6)
- Port, Command Words and Register

● 8259的初始化和控制命令

● 例：8259的级联 (p.483, v.6)

● 综合实例：8259与串行通信芯片16650配合，实现中断方式下的串行数据通信

Comprehensive Example: Real-Time Clock & Keyboard Processing

- 综合实例：实时时钟
- 综合实例：采用中断方式处理键盘输入