

微机原理及接口技术

Hardware Principles and Interfacing of Modern Computer

Lecture 14: Bus Interface

陈启军，张 伟

Email: zhang_wi@mail.tongji.edu.cn

Dept. Of Control Science and Engineering, TongJi University



Content

● 计算机部件互连的基本问题

● 基本总线模型

- Data, Address & Control

● 实例分析

- ISA, EISA, PCI, VESA, USB, AGP, LPT

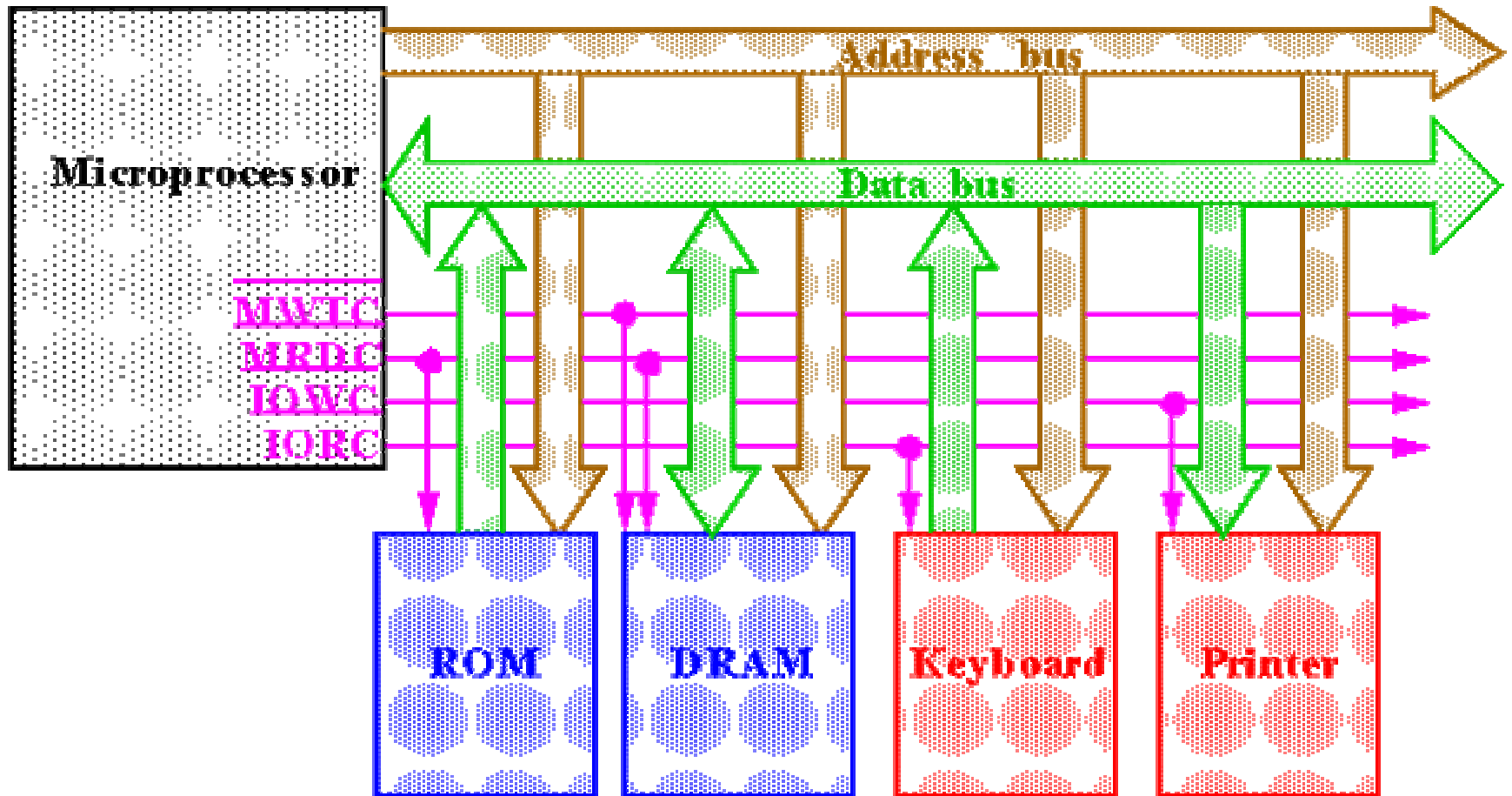
基本问题

🌐 问题：计算机内的各个部件是如何通信的？

— 回顾：互连结构专题

- 从不同层次上考虑：芯片级，模块级，不同计算机之间
- 从不同互连技术角度考虑：

基本总线模型



基本总线模型

- 常见的总线结构至少包括这样三部分
 - 地址部分
 - 如果是I/O地址，一般在0000H-FFFFH之间
 - 如果是内存地址，则与芯片架构有关
 - 20 bits (8086/8088), 24 bits (80286), 32 bits (80386DX, 486, Pentium, Pentium Pro / II / III)
 - 数据部分
 - 8 bits (8088), 16 bits(8086, 80286, ...Pentium), 64 bits (Pentium/ Pro/II/III)
 - 控制部分
 - 不可缺少的四根控制线：MRDC, MWRC, IORC, IOWC (active low)
 - 经常还会有：中断控制线(INT / INTA)，DMA控制线(DREQ, DACK)
 - 其它：总线锁定LOCK

基本总线模型

● 思考：串行总线中是否仍有上述功能划分？如果有，又如何实现之？

- 上述功能划分(地址AB/数据DB/总线CB)主要针对的是并行总线，每一根导线都被赋予明确的功能定义，那么串行总线中是否仍有类似的功能划分？如果有，又如何实现？

总线实例分析

- ISA
- EISA
- PCI
- VESA
- USB
- AGP
- LPT

Refer to PDF slice